

**MAGNETIC BUBBLE MEMORY CHIP**

**Publication number:** JP58171783

**Publication date:** 1983-10-08

**Inventor:** HIROSHIMA MINORU

**Applicant:** HITACHI LTD

**Classification:**

- **International:** **G11C11/14; G11C19/08; G11C11/02; G11C19/00;**  
(IPC1-7): G11C11/14

- **European:** G11C19/08

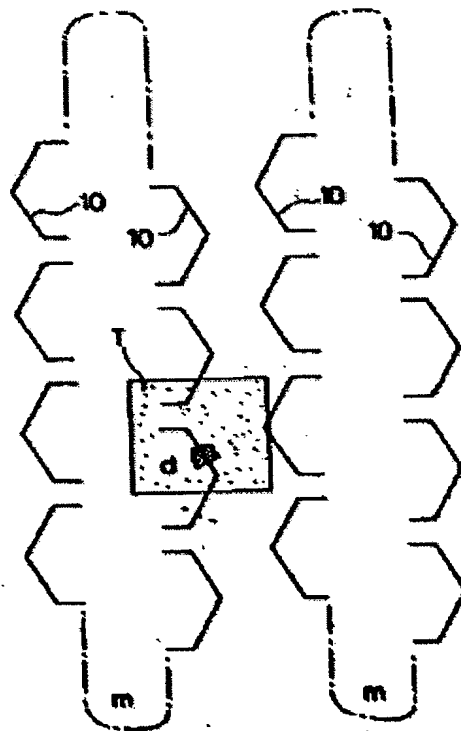
**Application number:** JP19820053858 19820402

**Priority number(s):** JP19820053858 19820402

Report a data error here

**Abstract of JP58171783**

**PURPOSE:**To relieve a chip having a creative defect, by irradiating the part of the new creative defect of the chip with a laser light and applying a thermal stress to it to confine the creative defect. **CONSTITUTION:**If a new creative defect (d) exists, the peripheral part including this defect is subjected to the confining treatment to confine the new creative defect, and the influence of the new creative defect upon other areas is prevented. A thermal stress T is applied by irradiation of a laser spot light in the confining treatment, and bubble transfer is possible. Thus, even the chip having the new creative defect is used.



Data supplied from the esp@cenet database - Worldwide

9/17

⑬ 日本国特許庁 (JP)

⑩ 特許出願公開

⑫ 公開特許公報 (A)

昭58-171783

⑮ Int. Cl.<sup>3</sup>  
G 11 C 11/14  
19/08

識別記号 庁内整理番号  
7341-5B  
7343-5B

⑭ 公開 昭和58年(1983)10月8日  
発明の数 1  
審査請求 未請求

(全 3 頁)

⑮ 磁気バブルメモリチップ

⑯ 特 願 昭57-53858  
⑰ 出 願 昭57(1982)4月2日  
⑱ 発 明 者 廣島實  
茂原市早野3300番地株式会社日

立製作所茂原工場内  
⑲ 出 願 人 株式会社日立製作所  
東京都千代田区丸の内1丁目5  
番1号  
⑳ 代 理 人 弁理士 薄田利幸

明 細 書

発明の名称 磁気バブルメモリチップ  
特許請求の範囲

チップのニュークリエート性欠陥部に、レーザスポットによつてサーマルストレスを加えることにより欠陥を封じ込めた磁気バブルメモリチップ。

発明の詳細な説明  
本発明は磁気バブルメモリチップに関するものである。

第1図に磁気バブルメモリチップの構成図の1例を示す。同図においてmは情報を貯える複数のマイナーループ、RLは出力情報を転送するリードライン、WLは入力情報を転送するライトラインである。また、Dは磁気バブルを電気信号に変換するバブル検出器、Gは情報を書き込む磁気バブル発生器、Rはマイナーループmの情報をリードラインRLに複写するレプリケートゲート、SはライトラインWL上の情報とマイナーループ中の情報を入れ替えるスワップゲートである。

このように磁気バブルメモリチップは多数個の

マイナーループmを持ち、チップの全体面積の80%~90%はこのマイナーループmで占められている。マイナーループmの数dは、64kbチップの場合100~150個あり、256kbチップでは、250~300個、1Mbチップでは550~800個ある。

このような磁気バブルメモリチップを実際に作製した場合、無欠陥のチップばかり作製することはできず、多くのものはチップ内に幾つかの欠陥を持つ。欠陥はチップ内でランダムに発生するため、これらの欠陥のほとんどすべてはマイナーループm上に生じる。すなわち作製された多くのチップは、欠陥dのあるマイナーループ(欠陥ループと呼ぶ)を幾つか持つことになる。

この欠陥ループ対策として、マイナーループmの数dを実際に使用する必要数dよりあらかじめ余分に備えて置き、一つのチップ内にd個までの欠陥ループを許容させる方法が用いられている。従って設けるd個のマイナーループはスペアループと呼ばれている。スペアループの数eは、普通

特許庁  
07.11.13  
OA

64 kb チップの場合4~10個、256 kb チップの場合20~30個、1 Mb チップの場合50~60個用意される。

このように磁気バブルメモリチップは、マイナーループに欠陥ループがあつても、その数が $n$ 個まで許容できる構成になつている。すなわち、欠陥ループ数が $n$ 個以内であれば、そのチップは合格となり、 $(n+1)$ 個以上であればそのチップは不合格になる構成になつていた。

ところが、欠陥ループ数が $n$ 個以内の合格となるべきチップのあるものは、次のような問題を持つ。

欠陥ループで誤動作をする場合、この誤動作の種類は欠陥の種類に対応して次の3種類がある。すなわち書き込んだ磁気バブルが消散する消散性欠陥ループ、書き込んだ磁気バブルが分裂する分裂性欠陥ループ、そして磁気バブルを一個も書き込まなくても磁気バブルを誘き出すニュークリエート性欠陥ループである。ニュークリエート性欠陥ループは、欠陥部分で磁気バブルがニュークリ

がつて、欠陥ループ数が許容ループ数 $n$ 個以内でも、ニュークリエート性欠陥ループがチップ内に一個でも存在していると、そのチップは使用できないことになる。

本発明の目的は、ニュークリエート性欠陥ループがあり、かつそのチップを長時間動作しても、上記誤動作の起こらないようにした磁気バブルメモリチップを提供しようとするものである。

以下、本発明を詳細に説明する。

本発明の基本的な考え方は、ニュークリエート性の欠陥があつた場合、この欠陥を含めて、この周辺部に次に述べる処理を行なうことにより、この欠陥を隔離しようとするものである。すなわち、この処理により、ニュークリエート性欠陥を閉じ込めようとするものである。欠陥から新しく磁気バブルが生まれても、その磁気バブルが、この領域内に封じ込められて、他の領域へ波及しないようにしようとするものである。

この封じ込み処理は、レーザスポット光を利用して、欠陥部にサーマルストレスを加えることに

ーション(新しく発生)されることによつて起こる。

これら3種類の欠陥ループの中で、ニュークリエート性欠陥ループがチップ内に1個でも存在すると、この欠陥ループをスキップしてその使用を禁止しても、長時間のメモリ動作を行なうと、メモリチップは次のような誤動作を起こす。すなわち、メモリ動作を続けて行なっていると、ニュークリエート性欠陥ループで生まれる磁気バブルの数が増えてゆき、そのうち欠陥ループ内はこの磁気バブルで充満する。メモリ動作をさらに続けて行なうと、欠陥から新しく生まれる磁気バブルは、すでにループ内に充満している磁気バブルと衝突してループの外へ飛び出す。こうして外へ飛び出した磁気バブルは、そのうち正常な別のループへ入る誤動作を起こす。この誤動作は、チップに書き込んだ正しい情報を破壊することになる。

したがつてニュークリエート性欠陥ループは、チップにとつて致命的な欠陥ループとなる。した

より容易に処理することができる。

サーマルストレスにより、その部分で磁気バブルの転送が完全に阻止され、それより先へのバブル転送が不能となり、バブル封じ込みができるわけである。

以下、本発明を実施例により説明する。

第2図は本発明による実施例を説明する図である。同図において、 $m$ はマイナーループ、 $10$ はマイナーループを形成する磁気バブル転送要素、 $d$ はニュークリエート性欠陥である。 $T$ はレーザビームでサーマルストレスを加えた部分である。これにより、 $d$ から新しく生まれた磁気バブルは、この領域 $T$ の内部に封じ込められ、この外部へ出ることを完全に防止できた。これにより、これら2つのマイナーループは、欠陥ループとなるだけで済み、致命的な欠陥と構ならない。すなわち、このチップは、正常チップとして使用できる。

以上説明した如く本発明によれば、ニュークリエート性欠陥が存在しても、それを封じ込めることにより、そのチップを正常チップとして使用す

ることが可能となる。

図面の簡単な説明

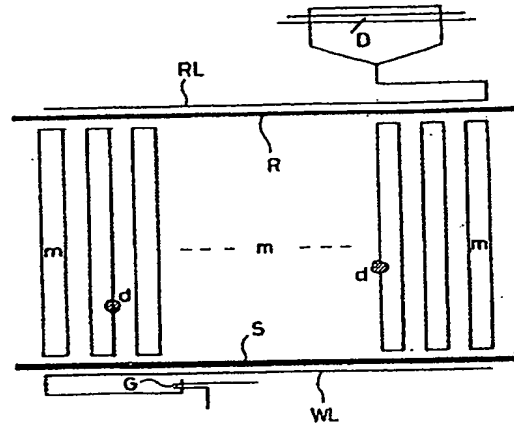
第1図は磁気バブルメモリチップの構成図の一例を示す図、第2図は本発明の一実施例を説明する図である。

10・・・磁気バブル転送要素、m・・・マイナーループ、d・・・ニュークリエート性欠陥、T・・・サーマルストレスを加えた領域。

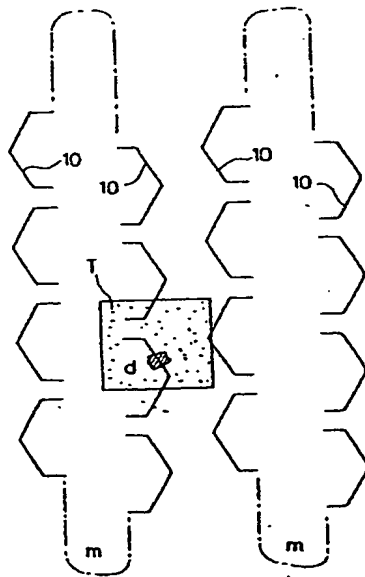
代理人 弁理士 薄田利幸



第 1 図



第 2 図



PAT-NO: JP358171783A  
DOCUMENT-IDENTIFIER: JP 58171783 A  
TITLE: MAGNETIC BUBBLE MEMORY CHIP  
PUBN-DATE: October 8, 1983

INVENTOR-INFORMATION:  
NAME  
HIROSHIMA, MINORU

ASSIGNEE-INFORMATION:  
NAME HITACHI LTD COUNTRY N/A

APPL-NO: JP57053858  
APPL-DATE: April 2, 1982

INT-CL (IPC): G11C011/14, G11C019/08  
US-CL-CURRENT: 365/1

ABSTRACT:

PURPOSE: To relieve a chip having a creative defect, by irradiating the part of the new creative defect of the chip with a laser light and applying a thermal stress to it to confine the creative defect.

CONSTITUTION: If a new creative defect (d) exists, the peripheral part including this defect is subjected to the confining treatment to confine the new creative defect, and the influence of the new creative defect upon other areas is prevented. A thermal stress T is applied by irradiation of a laser spot light in the confining treatment, and bubble transfer is possible. Thus, even the chip having the new creative defect is used.

COPYRIGHT: (C)1983, JPO&Japio